

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-017006

(43)Date of publication of application : 22.01.1999

(51)Int.Cl. H01L 21/768
H01L 21/312

(21)Application number : 09-164688

(71)Applicant : NEC CORP

(22)Date of filing : 20.06.1997

(72)Inventor : KAWAHARA JUN

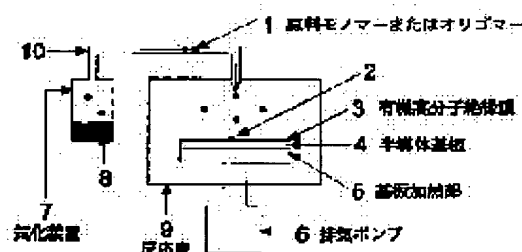
(54) SEMICONDUCTOR DEVICE MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To improve the controllability of film thickness by a method wherein a monomer, with which an organic high molecular film can be formed, is transported in vapor phase, the monomer is thermally polymerized on the surface of the wiring provided on the surface of a semiconductor substrate, and an organic high molecular insulating film is formed.

SOLUTION: A reaction chamber 9 is decompressed to 0.1 to 10 mTorr by an exhaust pump 6, a substrate heating part 5 is provided in the reaction chamber 9, and a semiconductor substrate 4 is fixed to the semiconductor heating part 5. Raw material monomer or oligomer 1 is fed in vapor phase into the reaction chamber 9 from an evaporator 7 through a feeding piping 10, and an organic high molecular insulating film 3 is formed on the surface of the semiconductor substrate 4 by thermal polymerization at 200 to 400°

C under the pressure of 10 to 1000 mTorr using the heat energy coming from the substrate heating part 5. As a result, the film thickness of the organic high molecular insulating film 3, which is formed on the semiconductor substrate 4, can be controlled precisely.



LEGAL STATUS

[Date of request for examination] 20.06.1997

[Date of sending the examiner's decision of rejection] 16.05.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

P3, L12

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-17006

(43) 公開日 平成11年(1999) 1月22日

(51) Int.Cl.⁶

識別記号

F I

H 0 1 L 21/768
21/312

H 0 1 L 21/90
21/312
21/90

S
A
P

審査請求 有 請求項の数 9 O L (全 6 頁)

(21) 出願番号 特願平9-164688

(22) 出願日 平成9年(1997) 6月20日

(71) 出願人 000004237

日本電気株式会社
東京都港区芝五丁目7番1号

(72) 発明者 川原 潤

東京都港区芝五丁目7番1号 日本電気株式会社内

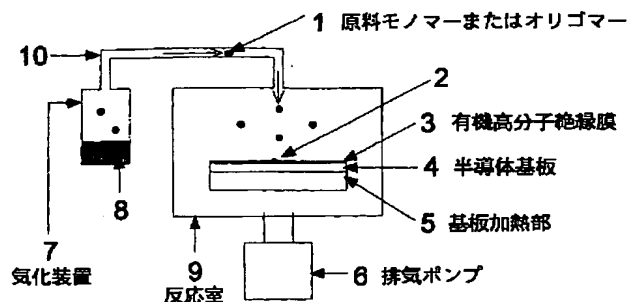
(74) 代理人 弁理士 若林 忠

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】 半導体装置の製造において、工程数が少なく、膜厚の制御性がよく、膜からのガスの発生に由来するピンホールおよび／またはボイドの発生が少なく、不純物含量が小さく、かつ比誘電率が低い有機高分子絶縁膜を成膜する方法を提供する。

【解決手段】 有機高分子絶縁膜を形成し得るモノマーまたはオリゴマーであって、好ましくは重合に際して副反応生成物を発生しないものを気相輸送し半導体基板表面または下地絶縁膜表面およびその上に設けられた配線表面において熱重合させて有機高分子膜を成膜する。



【特許請求の範囲】

【請求項1】 半導体装置を製造するに当り、有機高分子絶縁膜を形成し得るモノマーまたはオリゴマーを気相輸送し、半導体基板表面または下地絶縁膜表面およびその上に設けられた配線表面において熱重合させて有機高分子絶縁膜を成膜することを特徴とする半導体装置の製造方法。

【請求項2】 該モノマーおよび該オリゴマーが熱重合に際して副生成物を発生しないものである請求項1に記載の方法。

【請求項3】 該モノマーが分子内にベンゾシクロブテン構造を1個以上有するものまたはその誘導体であり、該オリゴマーがこのモノマーから生成されたものである請求項1または2に記載の方法。

【請求項4】 半導体装置を製造するに当り、有機高分子絶縁膜を形成し得る有機モノマーまたはオリゴマーを気相輸送し、下地絶縁膜表面およびその上に設けられた配線表面において気相で熱重合させて有機高分子絶縁膜を成膜し、ついで該配線間のみまたは該配線側壁のみに該有機高分子絶縁膜が残るように該有機高分子絶縁膜をエッチバックすることを特徴とする半導体装置の製造方法。

【請求項5】 該モノマーおよび該オリゴマーが熱重合に際して副生成物を発生しないものである請求項4に記載の方法。

【請求項6】 該モノマーがベンゾブテン構造を1個以上有するものまたはその誘導体であり、該オリゴマーがこのモノマーから生成されたものである請求項4または5に記載の方法。

【請求項7】 半導体装置を製造するに当り、有機高分子絶縁膜を生膜し得るモノマーまたはオリゴマーを気相輸送し、下地絶縁膜表面およびその上に設けられた配線表面において熱重合させて有機高分子絶縁膜を成膜し、ついで該高分子絶縁膜上に保護絶縁膜を成膜することを特徴とする半導体装置の製造方法。

【請求項8】 該モノマーおよび該オリゴマーが熱重合に際して副生成物を発生しないものである請求項7に記載の方法。

【請求項9】 該モノマーがベンゾシクロブテン構造を1個以上有するものまたはその誘導体であり、該オリゴマーがこのモノマーから生成されたものである請求項6または7に記載の方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体装置の製造方法に関するものであり、特に半導体基板上に高分子絶縁膜を成膜するか、あるいは基板の下地絶縁膜上に設けられた半導体素子およびその素子間を結ぶ配線間を絶縁する有機高分子絶縁膜を成膜する方法を含む半導体装置の製造方法に関する。

【0002】

【従来の技術】半導体集積回路の設計ルールは縮小が続けているが、それに伴って、配線による遅延が増大する。つまり配線抵抗、配線間容量が問題となる。配線による遅延を低減するには、特に層間絶縁膜として低い誘電率を持った絶縁膜を用いることが有効である。非常に誘電率の低い絶縁膜として有機材料を用いた絶縁膜（有機絶縁膜）が知られている。こうした有機絶縁膜の成膜方法としては、スピンコーティング法が広く使われている。

【0003】こうしたスピンコーティング法による成膜方法の代表的な例を、Mark R. Schneider : VLSI Multi level Interconnect Conference, "A MULTILAYER INTERCONNECT PROCESS FOR VLSI GaAs ICs EMPLOYING POLYIMIDE INTERLAYER DIELECTRICS" (June 9-10, 1992, p.93-99)によって以下に説明する。

【0004】スピンコーティング法では、コーティング液には成膜原材料とその溶媒とが混合されているのが一般的である。したがって、成膜に当っては、先ずスピンコーティング工程を行って後、溶媒を蒸発させる工程を行う。さらに、成膜原材料を熱により重合または縮合させる工程、例えばポリイミドの場合、アミド酸を加熱縮合してポリイミドとする工程（硬化工程）を行う。また、上記文献に示されているように、膜によっては濡れ性等の問題から密着増進剤をコーティング液の塗布に先立ってコーティングする。この場合もコーティング後、乾燥工程を行う。

【0005】上記のように、スピンコート法による成膜方法では少なくともスピンコーティング、溶媒蒸発および硬化の3工程が必要とされる。

【0006】

【発明が解決しようとする課題】スピンコーティング法による成膜方法には以下の問題点がある。

【0007】第1の問題点は、ポリイミドに代表されるスピンコート法による成膜法は工程数が多く、しかも長時間を要することである。前記のように、成膜工程数は少なくとも3段階が必要で、密着増進剤のコーティングおよび乾燥工程が加わるとさらに工程数は増加する。また、膜硬化時の温度制御が複雑である。

【0008】第2の問題点は、スピンコート法を用いる場合に共通の問題で、膜厚制御が難しいことである。スピンコート法においては、一般的に膜厚の制御は、原料の粘度と回転数で行うが、原料の粘度によって薄膜化あるいは厚膜化が難しい場合があるなど、原料によって膜厚の制御性が狭まる場合がある。

【0009】第3の問題点は、これもスピンコート法にほぼ共通の問題であるが、膜厚制御のために溶媒を必要とすることである。成膜過程でこの溶媒は除去しなければならないが、加熱等によって完全に除去できない場合、不純物として膜中に残存することになる。また、溶

10

20

30

40

50

3

媒の蒸発は膜中より発生することになるので、ボイドやピンホールの発生要因となる。

【0010】さらに第4の問題点として、ポリイミドの場合に顕著であるが、成膜時の反応で副生成物が生じることである。これはスピンコートであるかどうかには無関係であるが、ポリイミドの場合、イミド環を形成するイミド化反応の時に水が発生する。この水は膜中より発生するので溶媒と同様の悪影響を膜に与える。ポリイミドに限らず、重合の過程において副生成物の発生を伴う重合膜は、溶媒同様発生した物質がボイドやピンホールの発生要因となる。

【0011】したがって、本発明の目的は、工程数が少なく、膜厚の制御性が良好であり、かつ、膜内にボイドおよび／またはピンホールの発生が少なく、比誘導率の低い有機高分子絶縁膜を成膜することができる、半導体装置の製造方法を提供することにある。

【0012】

【課題を解決するための手段】上記の目的は以下に記載する半導体の製造方法により達成される。

【0013】有機高分子膜を成膜し得るモノマーまたはオリゴマーを気相輸送し、半導体基板表面または下地絶縁膜表面またはその上に設けられた配線表面において熱重合させて有機高分子絶縁膜を成膜することの特徴とする半導体装置の製造方法。

【0014】本発明においては、上記のように配線表面において熱重合して有機高分子絶縁膜を下地絶縁膜表面および配線表面（上面および側面）に成膜し、配線間のみに該有機高分子絶縁膜が残るようエッチバックすることができる。さらに、上記のように、下地絶縁膜および配線表面に有機高分子絶縁膜を成膜してのち、その上に保護絶縁膜を成膜することもできる。

【0015】本発明によれば、半導体装置を製造するに当り、成膜における工程数が減少し、膜からのガスの発生が防止され、比誘電率が低い層間絶縁膜の成膜が可能となり、配線間容量が低減し、LSIの高速化、集積化がさらに促進されるので、設計の自由度がさらに増すこととなる。

【0016】

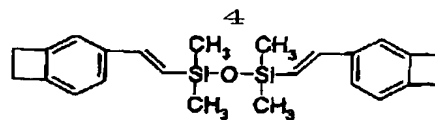
【発明の実施の形態】本発明において用いられるモノマーおよびオリゴマーは有機高分子絶縁膜を生膜し得るものである。これらのモノマーおよびオリゴマーは重合に際して副生成物を発生しないものであることが好ましい。このようなモノマーおよびオリゴマーとしては、次のモノマーおよびこれらから生成されたオリゴマーを例示することができる。

ジビニルシロキサンベンゾシクロブテン

DVS-BCB

【0017】

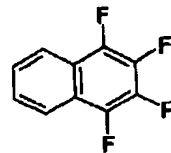
【化1】



フッ化ナフタレン

【0018】

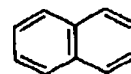
【化2】



ナフタレン

【0019】

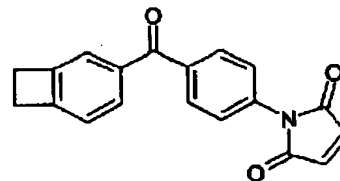
【化3】



マレイミドベンゾシクロブテン

【0020】

【化4】

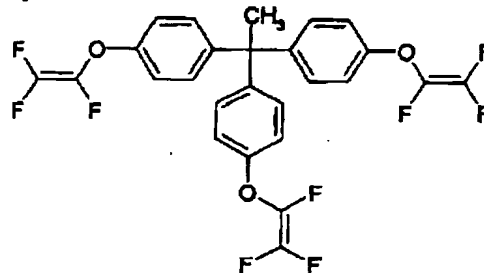


パーフロロシクロブテンアロマティックエーテル

PFCB

【0021】

【化5】

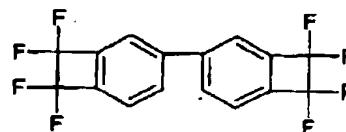


フッ化ベンゾシクロブテン

BCB-F8

【0022】

【化6】



【0023】特に好ましいモノマーおよびオリゴマーとしては、ベンゾシクロブテンのベンゼン環上にビニル基

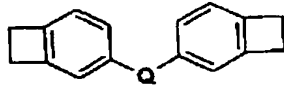
のような不飽和炭化水素基を有する化合物および以下に示

5

すような、分子内に1個以上のベンゾシクロブテン構造を有するものまたはその誘導体、およびこれから生成されたオリゴマーを例示することができる。

【0024】

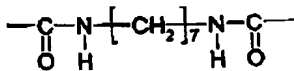
【化7】



(上記式において、Qは以下に示す基である。)

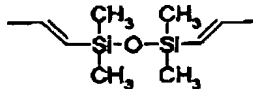
【0025】

【化8】



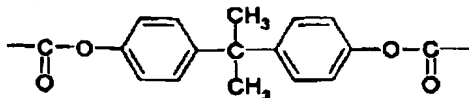
【0026】

【化9】



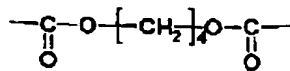
【0027】

【化10】



【0028】

【化11】



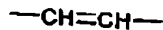
【0029】

【化12】



【0030】

【化13】



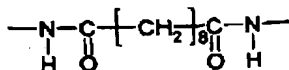
【0031】

【化14】



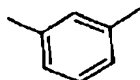
【0032】

【化15】



【0033】

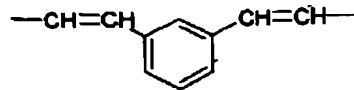
【化16】



【0034】

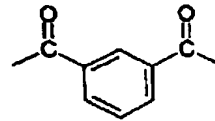
6

【化17】



【0035】

【化18】



10

【0036】モノマーまたはオリゴマーは気相で基板表面まで送られる。送られたモノマーまたはオリゴマーは基板表面に吸着され、基板加熱により供給される熱エネルギーにより熱重合され、基板表面に有機高分子膜が成膜される。モノマーまたはオリゴマーが液体の場合は、加熱または加熱および不活性気体の通気、あるいは減圧加熱または減圧加熱および不活性気体の通気などにより気化して基板表面に送られる。気化されたモノマーまたはオリゴマーが基板への輸送過程で再凝縮するおそれがある場合は輸送ガスを用いて再凝縮を防止することが望ましい。

20

【0037】本発明においては、これらのモノマーまたはオリゴマーの重合条件は、そのモノマーまたはオリゴマーによって異なるが、好ましくは重合温度200~400℃、重合圧力10~1000mTorr、重合時間30秒~10分の範囲から選択される。モノマーまたはオリゴマーの供給速度は0.01~1g/minとするのが好ましい。成膜速度はモノマーまたはオリゴマーの供給速度および重合温度を選択することにより制御され得る。また、膜厚はモノマーまたはオリゴマーの供給速度、重合温度、重合時間を選択することにより精密に制御可能である。

30

【0038】本発明の方法は熱CVD法であり、基板表面での反応によって成膜が進むことから、下地絶縁膜上に配線などが存在する場合にも、下地絶縁膜上および配線表面(上面および側面)上に下地形状にコンフォーマルな膜形成が可能となる。このような形状に成膜したのち、配線間のみまたは配線側壁のみに膜を残すように他の部分をエッチバックすることができる。

40

【0039】また、このようにして成膜された絶縁膜上に保護絶縁膜としてプラズマCVD法、熱CVD法またはスパッタ法による酸化珪素膜のような酸化膜を成膜することができる。保護絶縁膜として窒化珪素のような窒化膜を成膜してもよい。この保護絶縁膜は、ウェハが加熱された場合にも、キャップレイヤーとして働き、耐熱性を向上させる。

【0040】さらに、下地が配線構造を有する場合には、酸化膜を用いることで、CMP(ケミカルメカニカルポリッシング)を行うことが容易となり、配線構造の上面の高さで全体を平坦化することができる。

50

【0041】図面を参照して本発明を説明すると、本発明の実施の態様を説明するための断面図である図1において、反応室9は排気ポンプ6により、好ましくは0.1~10mTorrに減圧される。反応室9の内部には基板加熱部5が設けられ、その上に半導体基板4が固定される。反応室9に供給配管10を経て原料モノマーまたはオリゴマー1が気相で供給され、半導体基板4の表面で基板加熱部5からの熱エネルギーにより、好ましくは圧力10~1000mTorr、温度200~400℃において熱重合して半導体基板表面上に有機高分子絶縁膜3が成膜される。2は重合反応した原料モノマーまたはオリゴマーを示す。7は気化装置であり、気化されたモノマーは液体モノマーまたはオリゴマー8上を通って供給配管に送られる。

【0042】図2は下地絶縁膜上に配線がある場合の実施態様を説明するための断面図である。この図において12は下地絶縁膜であり、11は配線を示す。本発明による成膜方法は熱CVD法であり、表面反応によって成膜が進むことから、図2(a)に示したように、下地に配線等が存在した場合にも下地形状に従った形状に有機高分子絶縁膜3の形成が可能である。

【0043】図2(a)に示したように成膜したのち、エッチバックを行うことによって図2(b)または

(d)に示したように配線11の配線間のみまたは配線側壁のみに有機高分子絶縁膜3を残すこともできる。あるいは、図2(c)に示したように、配線にコンフォーマブルな形状で有機高分子絶縁膜を残すこともできる。

【0044】図3は有機高分子絶縁膜を成膜したのち、その上に保護絶縁膜を成膜する実施態様を説明するための断面図である。この図において12は下地絶縁膜、11は配線、3は有機高分子絶縁膜を示す。有機高分子絶縁膜3上に、図3(a)に示すように、プラズマCVD、熱CVDまたはスパッタ法で酸化膜を保護膜として成膜する。保護膜として酸化膜に代えて窒化膜を用いることもできる。図2に示したように、下地として配線構造を有する場合には図3(a)に示すように保護膜として酸化膜を用いることで、CMP(ケミカルメカニカルポリッシング)を行うことが容易となり、図3(b)および(d)に示すように平坦化が容易に行われる。あるいは図3(c)に示すように配線にコンフォーマブルの形状とすることもできる。

【0045】

【実施例】以下の実施例は本発明を具体的に説明するものであり、本発明はこれらの実施例により限定されるものではない。

【0046】実施例1

図1を参照して、気化器7においてジビニルシロキサンベンゾシクロブテンを減圧加熱および不活性ガス、ここではヘリウムガスの通気により液体の状態で重合反応の進む速度が十分に遅い温度、例えば150℃において気

化させ、ヘリウムガスとともに供給配管10を経て反応室9に送入した。ベンゾシクロブテンのヘリウムガス中の濃度は5.43vol%であった。なお、反応室内はジビニルシロキサンベンゾシクロブテン供給のため、排気ポンプ6によって10mTorrに保った。

【0047】反応室内には基板加熱部5が設けられ、その上に固定された半導体基板4は250℃に加熱された。

【0048】反応室9に気相で供給されたジビニルシロキサンベンゾシクロブテンは、加熱された半導体基板の表面で熱重合してポリマー膜を形成した。10分後にとり出した半導体基板表面にはポリ(ジビニルシロキサンベンゾシクロブテン)の厚さ1μmの絶縁膜が形成されていた。この絶縁膜の比誘電率は2.7であった。

【0049】実施例2図2を参照して、半導体基板4に代えて下地絶縁膜12上に配線11を有する基板を用いたほかは実施例1と同様に操作した。10分後に図2

(a)に示された厚さ1μmのポリ(ジビニルシロキサンベンゾシクロブテン)の絶縁膜が形成された。

【0050】この絶縁膜をエッチングバックして図2(b)に示したようにサイドウォールにのみ高分子絶縁膜を残した。

【0051】実施例3

実施例2(図2a)において形成された有機高分子絶縁膜3の上に、TEOS系プラズマCVD法により厚さ1μmの酸化シリコン膜を保護絶縁膜として形成した。

【0052】実施例4

実施例1においてジビニルシロキサンベンゾシクロブテンに代えてビニルベンゾシクロブテンを用いて同様に操作した。10分後、厚さ1μmのポリ(ビニルベンゾシクロブテン)の絶縁膜が半導体基板上に形成された。

【0053】実施例5

ジビニルシロキサンベンゾシクロブテンに代えてビニルベンゾシクロブテン2量体を用いて実施例1と同様に操作した。10分後、厚さ1μmのポリ(ビニルベンゾシクロブテン)の絶縁膜が半導体基板上に形成された。

【0054】

【発明の効果】本発明によれば、気相で原料供給を行うことで、スピンコーティング法で用いられるような溶媒脱離工程は不要となる。また、成膜中に重合反応がすすむため、膜硬化工程は不要となる。従って成膜工程数の短縮が可能となる。また、成膜速度は原料の供給量と成膜時の基板温度によって制御可能となり、同時に膜厚の精密な制御が可能となる。

【0055】さらに有機高分子絶縁膜の原料であるモノマーまたはオリゴマーとして、重合反応の際に副生成物を発生しないものを用い、半導体基板表面で熱重合反応させて有機高分子膜を成膜することによって、ボイドやピンホールの発生が抑制される。

【図面の簡単な説明】

【図1】本発明の実施態様を説明するための断面図である。

【図2】本発明の別の実施態様を説明するための断面図である。

【図3】本発明のさらに別の実施態様を説明するための断面図である。

【符号の説明】

1 原料モノマーまたはオリゴマー

2 重合反応した原料モノマーまたはオリゴマー

3 有機高分子絶縁膜

4 半導体基板

5 基板加熱部

6 排気ポンプ

7 気化装置

8 液体モノマーまたはオリゴマー

9 反応室

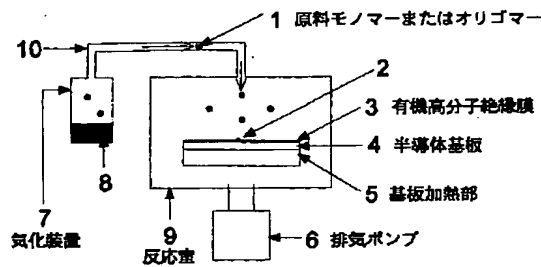
10 供給配管

11 配線

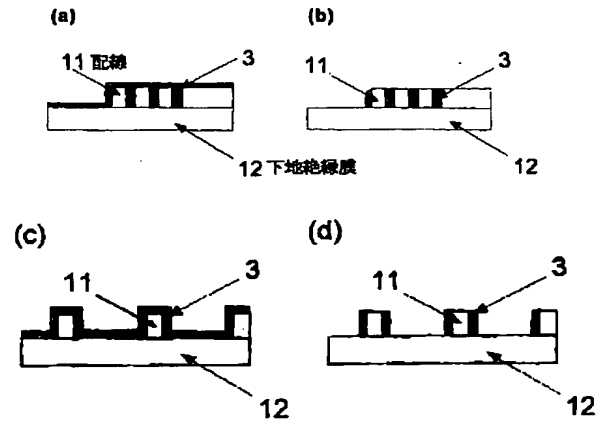
12 下地絶縁膜

10 13 保護絶縁膜

【図1】



【図2】



【図3】

